

DIALOG(R) File 351:Derwent WPI
(c) 2004 Thomson Derwent. All rts. reserv.

010316018 **Image available**

WPI Acc No: 1995-217276/199529

XRAM Acc No: C95-100486

XRPX Acc No: N95-170238

Mfr. of electron-emitting device with two electrodes and
electroconductive film - by forming a pattern on a thin film contg. a
metal element and removing part of the thin film by means of a difference
in chemical state

Patent Assignee: CANON KK (CANO)

Inventor: HORIGUCHI T; KATO S; KAWADE H; KISHI F; NISHIMURA M; NOMA T;
OHNISHI T; UNO K; YAMANOBE M

Number of Countries: 020 Number of Patents: 014

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 658924	A1	19950621	EP 94119959	A	19941216	199529 B
JP 7169386	A	19950704	JP 93343280	A	19931217	199535
AU 9481571	A	19950622	AU 9481571	A	19941219	199536
CA 2138488	A	19950618	CA 2138488	A	19941219	199538
JP 7192613	A	19950728	JP 93345930	A	19931224	199539
JP 8031314	A	19960202	JP 94185162	A	19940715	199615
JP 8031316	A	19960202	JP 94185177	A	19940715	199615
JP 8055571	A	19960227	JP 94209377	A	19940811	199618
JP 8171849	A	19960702	JP 94313276	A	19941216	199636
US 5622634	A	19970422	US 94358382	A	19941219	199722
AU 687926	B	19980305	AU 9481571	A	19941219	199820
CA 2138488	C	19990907	CA 2138488	A	19941219	200003
EP 658924	B1	20000712	EP 94119959	A	19941216	200036
DE 69425230	E	20000817	DE 625230	A	19941216	200047
			EP 94119959	A	19941216	

Priority Applications (No Type Date): JP 94313276 A 19941216; JP 93343280 A
19931217; JP 93345930 A 19931224; JP 94185162 A 19940715; JP 94185177 A
19940715; JP 94209377 A 19940811

Cited Patents: 1.Jnl.Ref; EP 301545; JP 2223141; US 5066883

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

EP 658924	A1	E	63	H01L-021/00	
-----------	----	---	----	-------------	--

Designated States (Regional): AT BE CH DE DK ES FR GB GR IE IT LI LU NL
PT SE

JP 7169386	A	15	H01J-009/02	
------------	---	----	-------------	--

AU 9481571	A		H01L-031/18	
------------	---	--	-------------	--

CA 2138488	A		H01J-009/00	
------------	---	--	-------------	--

JP 7192613	A	10	H01J-009/02	
------------	---	----	-------------	--

JP 8031314	A	20	H01J-009/02	
------------	---	----	-------------	--

JP 8031316	A	22	H01J-009/02	
------------	---	----	-------------	--

JP 8055571	A	17	H01J-009/02	
------------	---	----	-------------	--

JP 8171849	A	19	H01J-009/02	
------------	---	----	-------------	--

US 5622634	A	46	B44C-001/22	
------------	---	----	-------------	--

AU 687926	B		H01J-009/02	Previous Publ. patent AU 9481571
-----------	---	--	-------------	----------------------------------

CA 2138488	C E		H01J-009/00	
------------	-----	--	-------------	--

EP 658924	B1 E		H01L-021/00	
-----------	------	--	-------------	--

Designated States (Regional): AT BE CH DE DK ES FR GB GR IE IT LI LU NL
PT SE

DE 69425230	E		H01L-021/00	Based on patent EP 658924
-------------	---	--	-------------	---------------------------

Abstract (Basic): EP 658924 A

Prodn. of an electron-emitting device comprising a pair of device electrodes and an electroconductive film including an electron-emitting region is effected by forming an electroconductive film and includes the steps of (i) forming a pattern on a thin film contg. a metal element on the basis of a difference of chemical state; and (ii) removing part of the thin film on the basis of the difference of chemical state.

USE - Esp. in the mfr. of display devices and display panels for television sets, computer terminals, word processors, games machines etc.

ADVANTAGE - The process allows rapid mfr. of electron-emitting devices suitable for the prodn. of display devices, at remarkably low cost. The method is esp. useful for mfr. of multiple type electron sources having a large surface area, whereby the reduced number of processing steps minimises the rate of malfunction of the devices and hence the display screen of the appts.

Dwg.5/21

Abstract (Equivalent): US 5622634 A

A method of mfg. an electron-emitting device comprising a pair of device electrodes and an electroconductive film including an electron-emitting region, characterized in that the method comprises a process of forming an electroconductive film including: forming a pattern on a thin film contg. a metal element on the basis of a difference of chemical state; and removing part of the thin film on the basis of the difference of chemical state.

Dwg.1E/20

Title Terms: MANUFACTURE; ELECTRON; EMIT; DEVICE; TWO; ELECTRODE;

ELECTROCONDUCTING; FILM; FORMING; PATTERN; THIN; FILM; CONTAIN; METAL;

ELEMENT; REMOVE; PART; THIN; FILM; DIFFER; CHEMICAL; STATE

Derwent Class: E12; L03; P78; U11; U12; U13; V05

International Patent Class (Main): B44C-001/22; H01J-009/00; H01J-009/02;

H01L-021/00; H01L-031/18

International Patent Class (Additional): H01J-001/30; H01J-031/10;

H01J-031/12; H01J-031/15

File Segment: CPI; EPI; EngPI

Manual Codes (CPI/A-N): E25; L03-G05; L04-C06; L04-C10; L04-C11C; L03-C02

Manual Codes (EPI/S-X): V05-L01A3A; V05-L05D1C; U11-C18B9; U12-B03D; U12-Q;

U13-D04; V05-B05

Chemical Fragment Codes (M3):

13 A428 A546 A960 C710 J0 J011 J1 J171 M210 M211 M262 M281 M320 M411
M510 M520 M530 M540 M620 M630 M781 M903 M904 Q454 9529-B8116-U 07541
40078 02711 06891 63120 04570 06155 61283 61720

14 A428 A546 A678 A960 C710 J5 J582 M210 M211 M262 M282 M311 M321 M342
M382 M391 M411 M510 M520 M530 M540 M620 M630 M781 M903 M904 Q454
9529-B8117-U 07541 40078 02711 06891 63120 04570 06155 61283 61720

Chemical Fragment Codes (M4):

01 A382 A422 A423 A429 A430 A960 C710 D000 D021 D022 D023 D024 D025
E350 G013 G019 G100 H594 H599 H601 H607 H608 H609 H641 H642 H643
M122 M129 M142 M149 M210 M211 M214 M215 M233 M240 M280 M282 M283
M320 M411 M412 M511 M520 M530 M540 M630 M781 M903 M904 Q454 W002
W003 W030 W326 W334 9529-B8101-U 9529-B8102-U 07541 40078

02 A428 A960 C710 G010 G011 G014 G015 G017 G018 G019 G100 H103 H141
H142 H143 H401 H402 H441 H481 H482 H494 H498 H602 H608 H609 H641
H642 H643 J598 L141 L145 L199 M121 M210 M211 M213 M231 M240 M271
M273 M280 M281 M282 M283 M311 M314 M320 M321 M331 M340 M343 M349

M371 M373 M381 M391 M411 M510 M520 M531 M532 M533 M540 M630 M781
 M903 M904 Q454 W002 W030 W335 9529-B8103-U 9529-B8104-U 9529-B8105-U
 07541 40078
 03 D013 D014 D016 D019 D022 D023 D029 D621 D622 E160 E199 E810 E899
 G010 G013 G019 G034 G035 G036 G100 G111 G112 G113 G562 G650 H103
 H141 H142 H181 H201 H581 H602 H608 H609 H641 H642 H643 H661 H7 H720
 H721 H724 H725 K431 L721 L730 L799 M1 M121 M123 M126 M129 M133 M134
 M143 M210 M211 M212 M213 M232 M240 M272 M273 M281 M282 M283 M312
 M313 M314 M315 M316 M321 M322 M323 M332 M333 M342 M343 M344 M383
 M391 M412 M414 M510 M511 M512 M520 M530 M531 M532 M533 M540 M541
 M542 M781 M903 M904 Q454 W003 W030 W323 W336 9529-B8106-U 07541
 40078 02711
 04 C106 G010 G013 G019 G100 H1 H100 H103 H142 H143 H7 H722 H724 K0 L7
 L730 M1 M121 M129 M132 M133 M135 M139 M150 M210 M211 M273 M282 M283
 M312 M313 M315 M321 M332 M342 M343 M344 M414 M510 M520 M533 M540
 M781 M903 M904 Q454 W003 W030 W323 W336 9529-B8107-U 07541 40078
 02711
 05 D013 D019 D622 D699 E600 E699 G017 G019 G037 G111 G112 G553 H1 H102
 H141 H142 H181 H182 H201 H202 H401 H402 H441 H442 H720 J5 J563 K431
 K499 L9 L960 M1 M113 M126 M129 M132 M139 M210 M211 M212 M240 M273
 M280 M281 M282 M311 M313 M320 M321 M322 M332 M342 M343 M383 M391
 M392 M412 M414 M510 M511 M512 M520 M530 M531 M532 M541 M781 M903
 M904 Q454 W003 W030 W032 W321 W336 9529-B8108-U 07541 40078 02711
 06 D012 D013 E600 E699 G036 G212 H1 H181 H2 H201 H7 H720 H721 H724 H725
 K0 L1 L145 L199 M1 M126 M129 M134 M135 M139 M210 M212 M273 M281 M311
 M312 M314 M315 M316 M321 M322 M332 M344 M372 M391 M412 M512 M520
 M531 M540 M781 M903 M904 Q454 W003 W030 W335 9529-B8109-U 07541
 40078 02711
 07 G013 G019 G100 H1 H103 H142 H143 K0 L3 L355 L399 L7 L724 L9 L952 M1
 M121 M129 M143 M149 M210 M211 M214 M231 M273 M283 M320 M414 M510
 M520 M533 M540 M781 M903 M904 Q454 W003 W030 W323 W336 9529-B8110-U
 07541 40078 02711
 08 G013 G019 G100 H1 H103 H143 K0 L7 L722 M1 M121 M129 M143 M149 M210
 M214 M231 M273 M283 M320 M414 M510 M520 M533 M540 M781 M903 M904
 Q454 W003 W030 W323 W336 9529-B8111-U 07541 40078 02711
 09 D023 D024 D025 E880 G010 G013 G019 G022 G023 G024 G029 G100 G111
 G112 G221 H100 H102 H141 H142 H143 H541 K0 L143 L199 L9 L951 M122
 M143 M210 M211 M272 M280 M281 M311 M320 M321 M342 M373 M391 M412
 M414 M510 M511 M520 M530 M531 M532 M533 M540 M781 M903 M904 Q454
 W003 W020 W030 W335 9529-B8112-U 07541 40078 02711 06891
 10 D021 D023 D029 E880 H603 H608 H661 H662 J5 J562 M280 M320 M412 M511
 M520 M530 M540 M781 M903 M904 Q454 W003 W030 W335 9529-B8113-U 07541
 40078 02711 06891 63120
 11 D014 D021 D022 D023 D024 D025 D029 E310 E870 E880 G010 G013 G019
 G020 G021 G022 G023 G024 G029 G100 G112 G113 G331 H100 H101 H102
 H141 H142 H143 H211 H601 H602 H608 H609 H641 H642 H643 J011 J012
 J231 J272 J522 K0 L9 L930 L951 M122 M129 M143 M149 M210 M211 M214
 M231 M240 M272 M280 M281 M282 M283 M314 M320 M322 M332 M342 M349
 M381 M392 M412 M414 M510 M511 M520 M530 M531 M532 M533 M540 M781
 M903 M904 Q454 W003 W020 W030 9529-B8114-U 07541 40078 02711 06891
 63120 04570 06155 61283 61720
 12 C106 G013 G019 G021 G029 G031 G100 G111 G310 H1 H103 H143 H724 L730
 M1 M113 M121 M129 M135 M139 M210 M211 M273 M283 M315 M320 M321 M332
 M343 M414 M510 M520 M532 M533 M540 M781 M903 M904 Q454 W003 W030
 W323 W336 9529-B8115-U 07541 40078 02711 06891 63120 04570 06155
 61283 61720

Ring Index Numbers: 07541; 40078; 02711; 06891; 63120; 04570; 06155; 61283;

61720

Generic Compound Numbers: 9529-B8101-U; 9529-B8102-U; 9529-B8103-U;
9529-B8104-U; 9529-B8105-U; 9529-B8106-U; 9529-B8107-U; 9529-B8108-U;
9529-B8109-U; 9529-B8110-U; 9529-B8111-U; 9529-B8112-U; 9529-B8113-U;
9529-B8114-U; 9529-B8115-U; 9529-B8116-U; 9529-B8117-U.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-171849

(43)公開日 平成8年(1996)7月2日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J 9/02	B			
	R			
31/12	B			

審査請求 未請求 請求項の数14 OL (全 19 頁)

(21)出願番号 特願平6-313276

(22)出願日 平成6年(1994)12月16日

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 堀口 貴裕

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

(72)発明者 山野辺 正人

東京都大田区下丸子3丁目30番2号キヤノン株式会社内

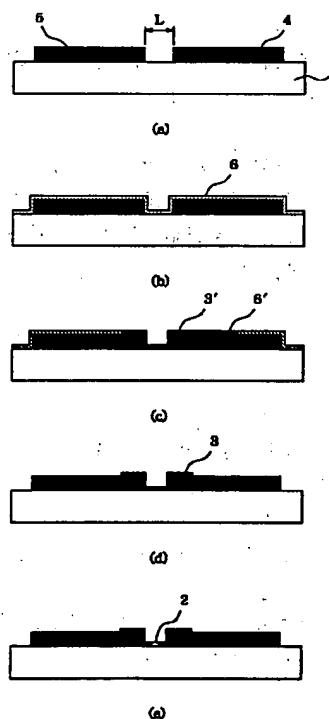
(74)代理人 弁理士 丸島 儀一

(54)【発明の名称】 電子放出素子、電子源、画像形成装置の製造方法

(57)【要約】

【目的】 大面積のマルチ電子源の製造にとって好適であり、コストの大幅な減少と、製造工程に要する時間の短縮がはかれる電子放出素子、電子源さらには画像形成装置の製造方法を提供すること。

【構成】 電極間に、電子放出部を含む導電性膜を有する電子放出素子の製造方法において、有機金属化合物からなる薄膜(6)に紫外線を選択的に照射して、該薄膜の一部(3')の該有機金属化合物の金属と有機成分との結合を切断することにより、該薄膜に化学的状態の違いに基づくパターン(3'、6')を形成する工程と、該薄膜の該化学的状態の違いに基づき、該薄膜の一部(6')を選択的に除去する工程とを含む、導電性膜の形成工程を有することを特徴とする電子放出素子の製造方法。



1

【特許請求の範囲】

【請求項1】 電極間に、電子放出部を含む導電性膜を有する電子放出素子の製造方法において、有機金属化合物からなる薄膜に紫外線を選択的に照射して、該薄膜の一部の該有機金属化合物の金属と有機成分との結合を切断することにより、該薄膜に化学的状態の違いに基づくパターンを形成する工程と、該薄膜の該化学的状態の違いに基づき、該薄膜の一部を選択的に除去する工程とを含む、導電性膜の形成工程を有することを特徴とする電子放出素子の製造方法。

【請求項2】 前記有機金属化合物からなる薄膜は、有機金属化合物を含有する液体の塗布により形成される請求項1に記載の電子放出素子の製造方法。

【請求項3】 前記薄膜の一部を選択的に除去する工程は、前記薄膜を加熱する工程を有する請求項1に記載の電子放出素子の製造方法。

【請求項4】 前記薄膜の一部を選択的に除去する工程は、前記薄膜の紫外線照射領域以外を昇華させて除去する工程を有する請求項1に記載の電子放出素子の製造方法。

【請求項5】 前記昇華させて除去する工程は、前記薄膜を、前記有機金属化合物の昇華温度以上乃至分解温度以下の温度に保持する工程を有する請求項4に記載の電子放出素子の製造方法。

【請求項6】 前記薄膜の一部を選択的に除去する工程は、前記薄膜を、前記有機金属化合物が溶解する溶剤に浸漬させる工程を有する請求項1に記載の電子放出素子の製造方法。

【請求項7】 更に、前記導電性膜に電子放出部を形成する工程を有する請求項1～6のいずれかに記載の電子放出素子の製造方法。

【請求項8】 前記電子放出部を形成する工程が、前記導電性膜に通電する工程を有する請求項7に記載の電子放出素子の製造方法。

【請求項9】 電極間に、電子放出部を含む導電性膜を有する電子放出素子の複数の、基体上に配設された電子源の製造方法において、前記電子放出素子を請求項1～8のいずれかに記載の方法にて製造することを特徴とする電子源の製造方法。

【請求項10】 前記複数の電子放出素子の各々を駆動するための配線がマトリクス配置されている請求項9に記載の電子源の製造方法。

【請求項11】 前記複数の電子放出素子の各々を駆動するための配線が梯子状に配置されている請求項9に記載の電子源の製造方法。

【請求項12】 電極間に、電子放出部を含む導電性膜を有する電子放出素子の複数の基体上に配置された電子源と、該電子源から放出される電子線の変調手段と、該電子源から放出される電子線の照射により画像を形成する画像形成部材とを有する画像形成装置の製造方法にお

2

いて、前記電子放出素子が請求項1～8のいずれかに記載の方法にて製造することを特徴とする画像形成装置の製造方法。

【請求項13】 前記複数の電子放出素子の各々を駆動するための配線がマトリクス配置されている請求項12に記載の画像形成装置の製造方法。

【請求項14】 前記複数の電子放出素子の各々を駆動するための配線が梯子状に配置されている請求項12に記載の画像形成装置の製造方法。

10 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、電子放出素子、電子源ならびにそれを用いた画像形成装置に関わり、とくに電子放出素子の製造方法に関する。

【0002】

【従来の技術】 従来、電子放出素子として、熱陰極素子と冷陰極素子の2種類が知られている。冷陰極素子には電界放出型、金属/絶縁層/金属型や表面伝導型電子放出素子等がある。

20 【0003】 表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。その典型的な構成としては、絶縁性基板上に一对の素子電極を設け、該一对の素子電極を連絡するように金属酸化物などからなる導電性の薄膜を成膜し、該導電性薄膜をフォーミングと呼ばれる通電処理により局所的に変形ないし変質させ、電子放出部を形成したものである。

【0004】 この表面伝導型電子放出素子は、ある電圧（閾値電圧）以上の素子電圧を印加することにより急激に放出電流が増加し、一方、上記閾値電圧未満では放出電流はほとんど検出されない素子である。表面伝導型電子放出素子の放出電流は、素子電圧で制御でき、又、放出電荷は素子電圧の印加時間により制御できる。さらに、この表面伝導型電子放出素子を複数個配置してなる電子源と、該電子源より放出された電子によって可視光を発生せしめる蛍光体を組み合わせることにより、種々の表示装置が構成されるが、大画面の装置でも比較的容易に製造でき、且つ表示品位に優れた自発光型表示装置であるため、CRTに替わる画像形成装置として期待されている。

【0005】 上記導電性薄膜の材料としては、金属酸化物の他、金属やカーボンをはじめとし、多くのものが使用可能である。これらの内、金属酸化物を用いる場合の製造方法として、有機金属化合物からなる薄膜を形成後、これを大気中で加熱焼成して、金属酸化物薄膜とする方法があるが、この方法は、他の薄膜形成技術と比較して、生産技術的な利点が大いことなどから、研究が進められている。

【0006】 なお、本明細書においては、「金属酸化物薄膜」とは、構成材料として金属酸化物の他に一部分金

3

属を含む場合もある。

【0007】上記導電性薄膜を所望の形状に形成するには、パターニングを行う必要がある。このパターニング工程に関し、従来、用いられている手法の一つは、導電性薄膜となるべき初期薄膜の上に、フォトリソなど所望の形状のマスクを形成し、不要な部分をエッチングして除去する方法である。図17を用いて、この方法を以下に説明する。

【0008】工程(a)：基板1上に素子電極4、5を形成する。

【0009】工程(b)：導電性薄膜となるべき初期薄膜201を形成する。典型的な例としては、真空蒸着法、スパッタリング法などにより、金属膜を形成する。

【0010】工程(c)：フォトリソ202層を塗布する。

【0011】工程(d)：所望のパターンに露光・現像し、レジストパターン203を形成する。

【0012】工程(e)：ウェットエッチングにより、初期薄膜の内、上記レジストマスクに被われていない部分を除去する。エッチャントとしては、硝酸などを用いる。この際、素子電極が侵されないよう、電極材料とエッチャントを適宜選ばなければならない。

【0013】工程(f)：レジストマスクを除去すると、導電性薄膜204が形成される。

【0014】以上の方法は良く用いられるが、後述するように使用できない場合もある。この場合用いられる方法の一つに、「リフトオフ法」と呼ばれるものがある。上述の表面伝導型電子放出素子の製造に用いられるリフトオフ法の一例を図16を用いて説明する。

【0015】工程(a)：基板1上に素子電極4、5を形成する。

【0016】工程(b)：この上にCrなどの金属膜を形成する。

【0017】工程(c)：レジストを塗布する。

【0018】工程(d)：所望のパターンを有するフォトリソマスクを用いて、露光する。

【0019】工程(e)：レジストを現像する。

【0020】工程(f)：エッチャントにより、レジストのない部分のCrをエッチングして除去する。

【0021】工程(g)：レジストを除去しCrマスクを完成する。

【0022】工程(h)：有機金属化合物の溶液を塗布し有機金属化合物からなる薄膜6を形成する。

【0023】工程(i)：加熱焼成し、有機金属化合物からなる薄膜を、金属酸化物薄膜とする。前にも述べたが、ここで言う金属酸化物薄膜は、金属酸化物の他、一部分に金属などを含む場合もある。焼成条件は、有機金属化合物の種類により適宜定める。例えば、酢酸パラジウム塩とアミンの錯体を用いる場合は、大気中、約300℃、十数分が典型的な条件である。

4

【0024】工程(j)：残りのCrマスクをリフトオフし、金属酸化物薄膜の不要部分を除去し、所望の形状の金属酸化物からなる導電性薄膜3を形成する。

【0025】工程(k)：前述のフォーミング処理を行い、該薄膜3に電子放出部2を形成する。

【0026】

【発明が解決しようとする課題】しかしながら、従来の製造方法には、以下に示すようないくつかの問題があった。

10 【0027】上述のエッチングによるパターニングを行う場合、有機金属化合物薄膜を、適当な条件で熱分解し、金属薄膜とした後、レジストを塗布してそれ以降の工程を行うことになる。しかし、この様にして形成された金属薄膜は、基板や電極への付着力が弱く、すぐにはがれてしまい、以降の工程を進めることが出来ない。

20 【0028】この付着力の弱さを解決する方法として、有機金属化合物薄膜を、金属薄膜にするのではなく、酸化雰囲気中で適当な温度で熱処理することにより、金属酸化物薄膜とする方法が考えられる。しかしながら、金属酸化物薄膜の場合は普通、用いるエッチャント、例えば硝酸など、ではエッチングが難しい。そのため、上述のような、リフトオフ法が用いられる。なお、リフトオフ用のマスクとして、Crなどの金属膜を用いているが、これは上述のように有機金属化合物薄膜を熱処理する必要があるため、フォトリソをそのままマスクとして用いたのでは、熱処理の温度に耐えられないためである。

【0029】この方法では、上記のように非常に多くの工程を経るため、最終的な素子の歩留まりが低下しやすい。特に多数の電子放出素子を配置した電子源を用い、画像形成装置などに用いる場合、機能しない素子があると画像の欠陥となって現れるため、すべての素子が適切に機能しなければならない。従って、素子製造上の歩留まりの低さは致命的な問題となる。このため、歩留まりの向上が求められているが、工程の数を減らすことは有効な方法の一つである。

【0030】加えてCrなどの金属膜を形成するためには、真空蒸着装置やスパッタ装置などの真空装置が必要であり、製造装置が高価になるだけでなく、多数の表面伝導型電子放出素子を配列し、大面積のマルチ電子源を製造するには、その大きさに限界があり、特に塗布法による有機金属薄膜の形成を用いた場合の「大面積プロセスに適する。」という利点を十分に生かすことが出来ない。またリフトオフ法を大面積を加工するプロセスに適用した場合、膜のはがれや、再付着など工程上のトラブルが生じやすい事も問題であった。

【0031】この様な事情から、工程数の少ないプロセス、さらには真空装置を用いないプロセスの開発が必要とされている。

50 【0032】本発明の目的は、とりわけ、大面積のマル

チ電子源の製造にとって好適であり、コストの大幅な減少と、製造工程に要する時間の短縮がはかれる電子放出素子、電子源さらには画像形成装置の製造方法を提供することである。

【0033】更に本発明の目的は、製造工程数を大幅に減少することにより、素子不良の発生を抑制して、特に、多数の電子放出素子を用いる画像形成装置における画像欠陥の発生を防止することである。

【0034】

【課題を解決するための手段】本発明は、電極間に、電子放出部を含む導電性膜を有する電子放出素子の製造方法において、有機金属化合物からなる薄膜に紫外線を選択的に照射して、該薄膜の一部の該有機金属化合物の金属と有機成分との結合を切断することにより、該薄膜に化学的状態の違いに基づくパターンを形成する工程と、該薄膜の該化学的状態の違いに基づき、該薄膜の一部を選択的に除去する工程とを含む、導電性膜の形成工程を有することを特徴とする電子放出素子の製造方法及び、前記電子放出素子の製造方法を含む電子源並びに画像形成製造方法である。

【0035】以下に本発明を具体的に説明する。

【0036】本発明の製造方法における基本的な工程は、図1に示すようなものである。即ち、以下に図1を用いて説明するならば、

(a) 絶縁性基板1上に対向する素子電極4、5を形成する。

【0037】基板の材質としては、例えば、石英ガラス、Naなどの不純物を減少させたガラス、青板ガラス、青板ガラスにスパッタ法などによりSiO₂を積層した積層体、アルミナなどのセラミックスなどがあげられる。

【0038】素子電極としては、一般的な導電材料が用いられ、たとえばNi、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pdなどの金属、あるいは合金、Pd、Ag、Au、RuO₂、Pd-Agなどの金属あるいは金属酸化物とガラスなどから構成される印刷導体、In₂O₃-SnO₂などの透明導電体、およびポリシリコンなどの半導体材料から適宜選択される。

【0039】(b) 後の(e)工程において、電子放出部が形成される導電性膜を形成するための、有機金属化合物薄膜6を形成する。

【0040】上記導電性膜を構成する主な材料は、たとえばRu、Ni、Pd、In、Cu、Fe、Zn、Sn、Ta、W、Pbなどの金属の酸化物である。該導電性膜に先立って形成される有機金属化合物薄膜6は、上記金属元素を含む有機金属化合物、例えばアルコキシド、キレート化合物、錯塩、有機酸塩、及び炭素-金属結合をもつ有機化合物、により形成される。

【0041】基板1への有機金属化合物の塗布は、該有機金属化合物を溶媒に溶解または分散して溶液とし、た

たとえば分散塗布法、ディッピング法、スピンコート法などによって行う。上記溶液を作成するのに使用する溶媒は特に限定されないが、例えば酢酸ブチル、アセトン、トルエン、ヘキサン、水、エタノールなどが挙げられる。

【0042】(c) 上記有機金属化合物薄膜の内、後の(e)工程において、電子放出部が形成される導電性膜の部分3'とそれ以外の部分6'とに化学的状態の違いを付与する。「化学的状態の違い」とは、本発明においては有機金属化合物の分解の進んだものと分解しないもの、といった相異なる2種類の状態である。

【0043】(d) 上記有機金属化合物膜、ないしそれが変化した膜の内、電子放出部が形成される導電性膜となる部分以外を選択的に除去する。除去の方法は、例えば有機溶剤による洗浄、あるいは加熱による昇華である。

【0044】次に、残った薄膜を金属酸化物薄膜とする為に、該薄膜の酸化処理を行い、電子放出部が形成される導電性膜3とする。

【0045】(e) 電極5、6の間に電圧を印加(フォーミング処理)し、該導電性膜3に電子放出部2を形成する。

【0046】ここで、前記フォーミング処理の電圧波形の例を図5に示す。

【0047】電圧波形は、特にパルス波形が好ましく、パルス波高値を定電圧とした電圧パルスを連続的に印加する場合(図5(a))と、パルス波高値を増加させながら電圧パルスを印加する場合(図5(b))がある。

【0048】まず、パルス波高値を定電圧とした場合について説明する。図5(a)におけるT1及びT2は電圧波形のパルス幅とパルス間隔であり、例えば、T1を1μ秒~10m秒、T2を10μ秒~100m秒とし、波高値(フォーミング時のピーク電圧)を前述した表面伝導型電子放出素子の形態に応じて適宜選択して、真空雰囲気下で、数秒から数十分印加する。尚、印加する電圧波形は、図示される三角波に限定されるものではなく、矩形波等の所望の波形を用いることができる。

【0049】次に、パルス波高値を増加させながら電圧パルスを印加する場合について説明する。図5(b)におけるT1及びT2は図5(a)と同様であり、波高値(フォーミング時のピーク電圧)を、例えば0.1Vステップ程度づつ増加させ、図5(a)の説明と同様の適当な真空雰囲気下で印加する。

【0050】尚、パルス間隔T2中で、導電性膜3を局部的に破壊、変形もしくは変質させない程度の電圧、例えば0.1V程度の電圧で素子電流を測定して抵抗値を求め、例えば1Mオーム以上の抵抗を示した時にフォーミングを終了する。

【0051】更に活性化工程を施すことが好ましい。

【0052】活性化工程とは、例えば10⁻⁴~10⁻⁶T

orr程度の真空度で、フォーミング工程での説明と同様に、パルス波高値を定電圧としたパルスの印加を繰り返す処理のことをいい、真空雰囲気中に存在する有機物質から炭素及び炭素化合物を電子放出部2に堆積させることで、素子電流、放出電流の状態を著しく向上させることができる工程である。この活性化工程は、例えば素子電流や放出電流を測定しながら行って、例えば放出電流が飽和した時点で終了するようにすれば効果的であるので好ましい。また、活性化工程でのパルス波高値は、好ましくは素子を駆動する際に印加する駆動電圧の波高値である。

【0053】尚、上記炭素及び炭素化合物とは、グラファイト（単結晶及び多結晶の双方を指す）、非晶質カーボン（非晶質カーボン及びこれと多結晶グラファイトとの混合物を指す）である。また、その堆積膜厚は、好ましくは500Å以下、より好ましくは300Å以下である。

【0054】このようにして得られる表面伝導型電子放出素子の基本構成は図2に示される。尚、図2の(a)は平面図、図2の(b)は断面図であり、図1と同じ符号は、同じ部材を示している。又、このような表面伝導型電子放出素子の基本特性を以下に説明する。

【0055】図3は、表面伝導型電子放出素子の電子放出特性を測定するための測定評価系の一例を示す概略構成図で、まずこの測定評価系を説明する。

【0056】図3において、図1、図2と同じ符号は同じ部材を示す。また、51は素子に素子電圧Vfを印加するための電源、50は素子電極4、5間の導電性薄膜3を流れる素子電流Ifを測定するための電流計、54は電子放出部2より放出される放出電流Ieを捕捉するためのアノード電極、53はアノード電極54に電圧を印加するための高圧電源、52は電子放出部2より放出される放出電流Ieを測定するための電流計、55は真空装置、56は排気ポンプである。

【0057】表面伝導型電子放出素子及びアノード電極54等は真空装置55内に配置され、この真空装置55には不図示の真空計等の必要な機器が具備されていて、所望の真空下で表面伝導型電子放出素子の測定評価ができるようになっている。

【0058】排気ポンプ56は、ターボポンプ、ロータリーポンプ等からなる通常の高真空装置系と、更にイオンポンプ等からなる超高真空装置系とから構成されている。また、真空装置55全体及び表面伝導型電子放出素子の基板1は、ヒーターにより200℃程度まで加熱できるようにになっている。

【0059】尚、特性の測定は、通常上記測定評価系のアノード電極54の電圧を1kV~10kVとし、アノード電極54と表面伝導型電子放出素子の距離Hを2~8mmとして行う。

【0060】次に、表面伝導型電子放出素子の基本特性

を述べる。

【0061】まず、放出電流Ie及び素子電流Ifと、素子電圧Vfとの関係の典型的な例を図4に示す。尚、図4において、放出電流Ieは素子電流Ifに比べて著しく小さいので、任意単位で示されている。

【0062】図4から明らかなように、表面伝導型電子放出素子は、放出電流Ieに対する次の3つの特徴的特性を有する。

【0063】まず第1に、表面伝導型電子放出素子はある電圧（しきい値電圧と呼ぶ：図中のVth）以上の素子電圧Vfを印加すると急激に放出電流Ieが増加し、一方しきい値電圧Vth以下では放出電流Ieが殆ど検出されない。即ち、放出電流Ieに対する明確なしきい値電圧Vthを持った非線形素子である。

【0064】第2に、放出電流Ieが素子電圧Vfに対して単調増加する特性（MI特性と呼ぶ）を有するため、放出電流Ieは素子電圧Vfで制御できる。

【0065】第3に、アノード電極54（図3参照）に捕捉される放出電荷は、素子電圧Vfを印加する時間に依存する。即ち、アノード電極54に捕捉される電荷量は、素子電圧Vfを印加する時間により制御できる。

【0066】放出電流Ieが素子電圧Vfに対してMI特性を有すると同時に、素子電流Ifも素子電圧Vfに対してMI特性を有する場合もある。このような表面伝導型電子放出素子の特性の例が図4の実線で示す特性である。一方、図4に破線で示すように、素子電流Ifは素子電圧Vfに対して電圧制御型負性抵抗特性（VCNR特性と呼ぶ）を示す場合もある。いずれの特性を示すかは、表面伝導型電子放出素子の製法及び測定時の測定条件等に依存する。但し、素子電流Ifが素子電圧Vfに対してVCNR特性を有する表面伝導型電子放出素子でも、放出電流Ieは素子電圧Vfに対してMI特性を有する。

【0067】本発明では、放出電流Ieが素子電圧Vfに対してMI特性を有する上記表面伝導型電子放出素子の中でも、放出電流Ieがほぼ一義的に決まる表面伝導型電子放出素子を用いるものである。また、本発明で用いる好ましい表面伝導型電子放出素子は、放出電流Ie及び素子電流Ifの両者が素子電圧Vfに対してほぼ一義的に決まるMI特性を有するものである。

【0068】ここで放出電流Ieが一義的に決まるとは、ある素子電圧Vfを印加して放出電流Ieが飽和したときのIe-Vf特性と、この素子電圧Vfとは波高値（又はパルス幅）が異なる素子電圧Vf'を印加して放出電流Ie'が飽和したときのIe'-Vf'特性とが殆ど変動しないことをいう。

【0069】放出電流Ieがほぼ一義的に決まる、本発明に用いられる上記表面伝導型電子放出素子は、フォーミング工程及び活性化工程を終了した後に、安定化工程と呼ぶ処理を施すことで得ることができる。

【0070】安定化工程では、フォーミング工程及び活性化工程での処理を経た表面伝導型電子放出素子を、フォーミング工程及び活性化工程の真空度より高い真空度の真空雰囲気下で保持し、好ましくは動作駆動する。また、好ましくは、この高い真空度の真空雰囲気下で、80℃～150℃の加熱を施した後動作駆動する。

【0071】上記フォーミング工程及び活性化工程の真空度より高い真空度とは、例えば約 10^{-6} torr以上の真空度であり、好ましくは 10^{-7} torr以上の真空度、より好ましくは 10^{-8} torr以上の超高真空系であり、炭素及び炭素化合物が新たにほぼ堆積しない真空度である。

【0072】即ち、表面伝導型電子放出素子を上記真空雰囲気中に保持してしまうことにより、これ以上の炭素及び炭素化合物の堆積を抑制することが可能となり、これによって放出電流 I_e が安定して、素子電圧 V_f に対する放出電流 I_e がほぼ一義的に決まる表面伝導型電子放出素子とすることができる。即ち、安定化工程によって、放出電流 I_e が素子電圧 V_f に対してM I特性を有する表面伝導型電子放出素子は、同時に素子電圧 V_f に対する放出電流 I_e がほぼ一義的に決まる表面伝導型電子放出素子とすることができる。また、素子電流 I_f も安定するので、素子電流 I_f も素子電圧 V_f に対してM I特性を有する表面伝導型電子放出素子は、素子電圧 V_f に対する素子電流 I_f の増加もほぼ一義的に決まる表面伝導型電子放出素子とすることができる。

【0073】以下に、本発明の好ましい実施態様について述べる。

【0074】本実施態様は、上記電子放出部が形成される導電性膜を形成する工程が、有機金属化合物薄膜を形成する工程と、該有機金属化合物薄膜の、電子放出部を含む薄膜となる部分に紫外線を照射し、該有機金属化合物の中心金属と有機成分とを分解させる工程と、上記有機金属化合物の昇華温度以上、分解温度以下の温度に保持して、有機金属化合物及び、分解された有機成分を昇華させ取り除く工程あるいは有機溶剤に浸漬して取り除く工程と、残った金属成分を焼成し、金属酸化物とする工程を有するものである。

【0075】図2に示した構成の表面伝導型電子放出素子を例に、図6の製造工程図に基づいて本実施態様を説明する。なお、以下に示す工程(a)～(f)は、図の(a)～(f)に対応する。

【0076】工程(a)：基板1を洗剤、純水及び有機溶剤などで十分に洗浄した後、真空蒸着法ないしスパッタ法とフォトリソグラフィが術により、あるいは、印刷法などにより、基板1上に素子電極4、5を形成する。

【0077】工程(b)：素子電極4、5を形成した基板1上に有機金属化合物膜6を塗布法により形成する。

【0078】なお、有機金属化合物は、前述の電子放出

部が形成される導電性薄膜の構成材料の金属元素を主元素とする有機化合物であり、例えば、アルコキシレート、キレート化合物、錯塩、有機酸塩、及び炭素-金属結合を持つ有機化合物である。

【0079】基板1上への有機金属化合物の塗布は、上記の有機金属化合物を溶媒に溶解または分散して溶液とし、その溶液を塗布法、分散塗布法、ディッピング法、スピンナー法等によって行うことができる。上記溶液を作成するのに使用する溶媒は特に限定されないが、例えば酢酸ブチル、アセトン、トルエン、ヘキサン、水、エタノール等が挙げられる。

【0080】工程(c)：有機金属化合物薄膜6の内、電子放出部が形成される導電性膜となる部分35に紫外線を照射する。具体的には、紫外線レーザー37のビームを光学系38により絞り込んで、素子上を走査し、レーザーのオン・オフと走査を同期させることにより所望の部分のみに照射する、あるいは低圧水銀ランプなどを用い、フォトマスクを使用して、所望の部分のみ紫外線を照射する。これにより、有機金属化合物に含まれる中心金属と有機成分が分解され、紫外線の照射されない部分36と化学的な差異が形成される。

【0081】工程(d)：上記有機金属化合物の昇華温度より高く、分解温度より低い温度で保持し、紫外線を照射されなかった有機金属化合物薄膜を選択的に昇華させ除去する。これは、上記の化学的な差異のため、紫外線を照射された部分の昇華温度が変化したために可能になったものである。あるいは、有機溶剤に浸漬して有機金属化合物と分解した有機成分を除去する。これにより電子放出部が形成される導電性膜となる部分35のみが残る。

【0082】工程(e)：加熱装置34により、上記金属成分の酸化温度以上に昇温、加熱焼成し、金属酸化物よりなる電子放出部が形成される導電性膜3を形成する。

【0083】工程(f)：フォーミングを行い該導電性膜3に電子放出部2を形成する。この後好ましくは活性化工程を行う。

【0084】又、本発明の別の実施態様として、上記の方法により作製される電子放出素子を複数搭載した基板を電子源として用いる画像形成装置について説明する。

【0085】図7は、本発明の一例である複数の電子放出素子を単純マトリクス配線して構成した電子源の例の概略図であり、71はガラス基板等からなる絶縁性基板であり、その大きさ及び厚みは、絶縁性基板71に設置される電子放出素子の個数及び個々の素子の設計上の形状、及び電子源の使用時に容器の一部を構成する場合には、その容器を真空中に保持するための条件等に依存して適宜設定される。

【0086】m本のX方向配線72は、DX1、DX2、・・・DXmからなり、絶縁性基板71上に、真空

蒸着法、印刷法、スパッタ法等で形成し、所望のパターンとした導電性金属等からなり、多数の電子放出素子にできるだけ均等な電圧が供給される様に、材料、膜厚、配線巾が設定される。Y方向配線73は、DY1、DY2、・・・DYnのn本の配線からなり、X方向配線72と同様に、真空蒸着法、印刷法、スパッタ法等で形成し、所望のパターンとした導電性金属等からなり、多数の電子放出素子にできるだけ均等な電圧が供給される様に、材料、膜厚、配線巾が設定される。これらm本のX方向配線72とn本のY方向配線73間は、不図示の層間絶縁層で電気的に分離されて、マトリクス配線を構成する。尚、このm、nは、共に正の整数である。不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等で形成されたSiO₂等である。

【0087】更に、電子放出素子74の対向する素子電極（不図示）が、m本のX方向配線72とn本のY方向配線73に、真空蒸着法、印刷法、スパッタ法等で形成された導電性金属等からなる結線75によって電気的に接続されている。

【0088】上記複数の電子放出素子74は、先述した本発明の製造方法により絶縁性基板71上に同時にあるいは連続して形成されたものである。

【0089】また、前記X方向配線72には、X方向に配列する電子放出素子74の行を任意に走査するための走査信号を印加するための不図示の走査信号発生手段と電気的に接続されている。

【0090】一方、Y方向配線73には、Y方向に配列する電子放出素子74の各列を任意に変調するための変調信号を印加するための不図示の変調信号発生手段と電気的に接続されている。

【0091】さらに、各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給されるものである。尚、上記の例の電子源は、多数の電子放出素子を単純マトリクス状に配置したが、本発明はこれに限るものでなく、例えば平行に配設された配線間に複数の電子源をはしご状に設けたものであってもよい。

【0092】以上のようにして作製した複数の電子放出素子が配列された電子源（単純マトリクス配列を例とする。）を用いた画像形成装置について図8と図9を用いて説明する。図8は画像形成装置の基本構成図であり、図9は該画像形成装置に用いられる蛍光膜のパターンである。81は上述のようにして電子放出素子を作製した電子源基板、82は電子源81基板を固定したリアプレート、90はガラス基板87の内面の蛍光膜88とメタルバック89等が形成されたフェースプレート、83は支持枠であり、リアプレート82及びフェースプレート90をフリットガラス等で封着して、外囲器91を構成する。

【0093】外囲器91は上述の如く、フェースプレー

ト90、支持枠83、リアプレート82で構成したが、リアプレート82は主に電子源基板81の強度を補強する目的で設けられるため、電子源基板81自体で十分な強度を持つ場合は別体のリアプレート82は不要であり、電子源基板81に直接支持枠83を封着し、フェースプレート90、支持枠83、電子源基板81にて外囲器91を構成しても良い。

【0094】蛍光膜88は、モノクロームの場合は蛍光体のみから成るが、カラーの蛍光膜の場合は、図9に示されるように蛍光体の配列によりブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色導電材92と蛍光体93とで構成される。ブラックストライプ、ブラックマトリクスが設けられる目的は、カラー表示の場合必要となる三原色蛍光体の、各蛍光体93間の塗り分け部を黒くすることで混色を目立たなくすることと、蛍光膜88における外光反射によるコントラストの低下を抑制することである。ブラックストライプの材料としては、通常よく用いられている黒鉛を主成分とする材料だけでなく、導電性があり、光の透過及び反射が少ない材料であれば適用できる。

【0095】ガラス基板87に蛍光体を塗布する方法はモノクローム、カラーによらず、沈殿法や印刷法が用いられる。

【0096】また、蛍光膜88の内面側には通常メタルバック89が設けられる。メタルバックの目的は、蛍光体の蛍光のうち内面側への光をフェースプレート90側へ鏡面反射することにより輝度を向上すること、電子ビーム加速電圧を印加するための電極として作用すること、外囲器内で発生した負イオンの衝突によるダメージからの蛍光体の保護等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化处理（通常フィルミングと呼ばれる）を行い、その後A1を真空蒸着等で堆積することで作製できる。フェースプレート90には、更に蛍光膜88の導電性を高めるため、蛍光膜88の外側面に透明電極（不図示）を設けてもよい。

【0097】前述の封着を行う際、カラーの場合は各色蛍光体と電子放出素子とを対応させなくてはならないため、十分な位置合わせを行う必要がある。

【0098】尚、電子放出素子の製造方法において先述したフォーミング工程、及び活性化工程は、外囲器91内を不図示の排気管を通じて排気した後に行われる場合もある。この場合、容器外端子D0x1～D0xmと、D0y1～D0ynを通じ、対向する素子電極間に電圧を印加し、フォーミングを行い、つづいて、活性化を行う。

【0099】この後、安定化工程を行っても良い。安定化工程は、外囲器91をオイルフリーの排気装置により排気しながら80～150℃に加熱して、電子放出素子を駆動するものである。これにより、炭素及び炭素化合物の堆積を抑制し、放出電流I_eが安定して、素子電圧

Vfに対する放出電流Ieの値がほぼ一義的に決まるようになる。また、素子電流IeもVfにたいしてMI特性を有しVfに対してほぼ一義的に決まるようになる。

【0100】以上の工程の後、外囲器91の封止が行われる。また、外囲器91の封止後の真空度を維持するために、ゲッター処理を行う場合もある。これは外囲器91の封止を行う直前あるいは封止後に、抵抗加熱あるいは高周波加熱により、外囲器91内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常Baが主成分であり、該蒸着膜の吸収作用により例えば 1×10^{-7} Torrの真空度を維持するものである。

【0101】以上のようにして完成した本発明に係る画像形成装置において、各電子放出素子には、容器外端子Dox1ないしDoxmとDoy1ないしDoynを通じ、電圧を印加することにより、電子放出させ、高圧端子Hvを通じ、メタルバック89、あるいは透明電極（不図示）に数kV以上の高圧を印加し、電子ビームを加速し、蛍光膜88に衝突させ、励起・発光させることで画像を表示するものである。

【0102】以上述べた構成は、画像表示等に用いられる好適な画像形成装置を作製する上で必要な概略構成であり、例えば各部材の材料等、詳細な部分は上述内容に限定されるものではなく、画像形成装置の用途に適するように適宜選択する。

【0103】また、本発明の思想によれば、画像表示に用いられる好適な画像形成装置に限るものでなく、感光性ドラムと発光ダイオード等で構成された光プリンターの発光ダイオード等の代替の発光源として、上述の画像形成装置を用いることもできる。またこの際、上述のm本の行方向配線とn本の列方向配線を、適宜選択することで、ライン状発光源だけでなく、2次元状の発光源としても応用できる。

【0104】又、更に本発明の別の実施態様について述べる。本実施態様は、複数の表面伝導型電子放出素子を基板上に配置し、梯子型配線により結線した電子源を用いた画像形成装置の一例である。図10及び図11を用いて説明する。

【0105】図10において、81は基板、74は表面伝導型電子放出素子、304は表面伝導型電子放出素子74を接続する共通配線で10本設けられており、各々外部端子D1～D10を有している。

【0106】表面伝導型電子放出素子74は、基板81上に並列に複数個配置されている。これを素子行と呼ぶ。そしてこの素子行が複数行配置されて電子源を構成している。

【0107】各素子行の共通配線304（例えば外部端子D1とD2の共通配線304）間に適宜の駆動電圧を印加することで、各素子行を独立に駆動することが可能である。即ち、電子ビームを放出させたい素子行にはし

きい値電圧を超える電圧を印加し、電子ビームを放出させたくない素子行にはしきい値電圧以下の電圧を印加するようにすればよい。このような駆動電圧の印加は、各素子行間に位置する共通配線D2～D9について、夫々相隣接する共通配線304、即ち夫々相隣接する外部端子D2とD3、D4とD5、D6とD7、D8とD9の共通配線304を一体の同一配線としても行うことができる。

【0108】図11は、本発明の電子源の他の例である。上記梯子型配置の電子源を備えた表示パネルの構造を示す図である。

【0109】図11中302はグリッド電極、303は電子が通過するための開口、D1～Dmは各表面伝導型電子放出素子に電圧を印加するための外部端子、G1～Gnはグリッド電極302に接続された外部端子である。また、各素子行間の共通配線304は一体の同一配線として基板81上に形成されている。

【0110】尚、図11において図8と同じ符号は同じ部材を示すものであり、図8に示される単純マトリクス配置の電子源を用いた表示パネルとの大きな違いは、基板81とフェースプレート90の間にグリッド電極302を備えている点である。

【0111】基板81とフェースプレート90の間には、上記のようにグリッド電極302が設けられている。このグリッド電極302は、表面伝導型電子放出素子74から放出された電子ビームを変調することができるもので、梯子型配置の素子行と直交して設けられたストライプ状の電極に、電子ビームを通過させるために、各表面伝導型電子放出素子74に対応して1個ずつ円形の開口303を設けたものとなっている。

【0112】グリッド電極302の形状や配置位置は、必ずしも図11に示すようなものでなければならないのではなく、開口303をメッシュ状に多数設けることもあり、またグリッド電極302を、例えば表面伝導型電子放出素子74の周囲や近傍に設けてもよい。

【0113】外部端子D1～Dm及びG1～Gnは不図示の駆動回路に接続されている。そして、素子行を1列ずつ順次駆動（走査）して行くのと同期してグリッド電極302の列に画像1ライン分の変調信号を印加することにより、各電子ビームの蛍光膜への照射を制御し、画像を1ラインずつ表示することができる。

【0114】

【実施例】以下に実施例を挙げ、本発明を更に詳述する。

【0115】（実施例1）本実施例においては、図2に示した表面伝導型電子放出素子を作成した。図2（a）は表面伝導型電子放出素子の平面図、図2（b）は断面図を示している。なお、図中のWは電子放出部を含む導電性薄膜3の幅、Lは素子電極4、5間の間隔、W1は素子電極の幅、dは素子電極の厚さを表している。

【0116】図1を用いて、本実施例の表面伝導型電子放出素子の製造方法を述べる。尚、以下の工程a～eは図1の(a)～(e)に対応する。

【0117】工程a：基板1として石英基板を用い、これを有機溶剤により充分に洗浄後、該基板1上に、所望の電極形状開口を有するパターンをホトレジスト(RD-2000N-41・日立化成社製)で形成し、真空蒸着法により、厚さ50ÅのTi、厚さ300ÅのPtを順次堆積した。その後、リフトオフ法により、素子電極間隔Lが3μm、幅W1が300μmの素子電極4、5を形成した。

【0118】工程b：酢酸パラジウム塩とアミンからなる化合物を酢酸ブチルに溶かした溶液を、スピナーにより塗布、乾燥させ、有機パラジウム化合物膜6を形成した。

【0119】工程c：上記、有機パラジウム化合物膜6に、所望のパターンの開口を有する露光マスクを被せて、紫外線を照射した。照射は市販のUVオゾンアッシング装置(Semco International製、UV-300)を用い、オゾン雰囲気下で紫外線を2時間照射した。

【0120】この段階で、紫外線照射を受けた部分3'は、有機パラジウム化合物のほとんどが分解反応を起こし、有機成分とパラジウムの結合が切れた状態になっており、照射を受けない部分6'が依然としてもとの有機パラジウム化合物であって、互いに化学的な状態が異なっている。

【0121】工程d：素子を大気中で120℃に保持する。これにより、紫外線を照射されなかった部分の有機パラジウム化合物は昇華し、基板から除去される。紫外線を照射された部分も、分解した有機成分は昇華して除去されるが、Pdは残り、パターニングが完了する。

【0122】つづいて、温度を300℃に上昇し、10分間保持する。これにより、残った膜はPdOになり、電子放出部形成用の導電性膜3が形成される。

【0123】工程e：次に、フォーミング処理を行い、該導電性膜3に、電子放出部2を形成する。

【0124】つづいて特性を測定した。結果、素子電圧14Vで、素子電流If=2.2mA、放出電流Ie=1.1μA、電子放出効率η=0.05%であった。

【0125】(実施例2)本実施例においては、図2の表面伝導型電子放出素子を別の方法にて作成した。図6(a)～(f)の工程図を参照しつつ、この方法を説明する。

【0126】工程(a)：実施例1と同様にして、石英基板1上に素子電極4、5を作成した。ただし、電極の材質は、Ti50Å、Pt300Åの積層膜である。

【0127】工程(b)：酢酸パラジウム塩とアミンからなる化合物を酢酸ブチルに溶かした溶液を、スピナーにより塗布、乾燥し、有機パラジウム化合物膜6を形

成した。

【0128】工程(c)：上記、有機パラジウム化合物膜6に、n2レーザー(波長337.1nm;日本分光工業(株)製)37により紫外線を照射した。ビームのスポット径は、集束レンズ38により2μmに絞り、レーザービームを走査する。走査とレーザー出力のオン・オフを同期させて、所望の部分にのみ紫外線を照射した。

【0129】この段階で、紫外線照射を受けた部分35は、有機パラジウム化合物のほとんどが分解反応を起こし、有機成分とパラジウムの結合が切れた状態になっており、照射を受けない部分36がいぜんとして有機パラジウム化合物のままであるのとは比べ、化学的な状態が異なっている。

【0130】工程(d)：加熱装置34により、素子を大気中で100℃に保持する。これにより、紫外線を照射された部分の、分解した有機成分は昇華して除去されるが、Pdは残り、照射されなかった部分の有機パラジウム化合物は、この温度では十分昇華せず残る。

【0131】さらに素子を酢酸ブチルに浸漬し、有機パラジウム化合物を溶解して除去する。分解されたPdは、基板に残り、パターニングが完了する。

【0132】工程(e)：つづいて、大気中300度で15分間焼成する。これにより、残ったPdはPdOになり、電子放出部形成用の導電性膜3が形成される。

【0133】工程(f)：実施例1と同様にフォーミング処理を行い、該導電性膜3に、電子放出部2を形成する。

【0134】つづいて特性を測定した。結果、素子電圧14Vで、素子電流If=3.0mA、放出電流Ie=1.5μA、電子放出効率η=0.05%であった。

【0135】(実施例3)本実施例では、表面伝導型電子放出素子を基板上に多数配置した電子源、及びこの電子源と画像形成部材などにより構成される画像形成装置を作成した。この方法を説明する。

【0136】本実施例では、電子放出素子を行列上に配列してなる、図7に示したような電子源を具備した、図8に示したような画像形成装置を作成した例を説明する。

【0137】電子源の一部の平面図を図12に示す。また図中のA-A'断面図を図13に示す。図14は工程を示す図である。

【0138】図7、図12、図13、図14で、同じ符号で示したものは、同じものを示す。ここで71はX方向配線(下配線とも呼ぶ)、73はY方向配線(上配線とも言う)、3は電子放出部を含む薄膜、4、5は素子電極、194は層間絶縁層、195は素子電極4と下配線72との電気的接続のためのコンタクトホールである。

【0139】まず、電子源の製造方法を図14により工

程順に従って具体的に説明する。尚、以下の工程a~hは、図14の(a)~(h)に対応する。

【0140】工程a: 清浄化した青板ガラスからなる基板1上に、真空蒸着により厚さ50ÅのCr、厚さ6000ÅのAuを順次積層した後、フォトレジスト(AZ1370ヘキスト社製)をスピナーにより回転塗布、ベークした後、フォトリソ像を露光、現像して、下配線72のレジストパターンを形成し、Au/Cr堆積膜をウェットエッチングして、所望の形状の下配線72を形成する。

【0141】工程b: 次に、厚さ0.1μmのシリコン酸化膜からなる層間絶縁層194をRFスパッタ法により堆積する。

【0142】工程c: 工程bで堆積したシリコン酸化膜にコンタクトホール195を形成するためのフォトレジストパターンを作り、これをマスクとして層間絶縁層194をエッチングしてコンタクトホール195を形成する。エッチングはCF₄とH₂ガスを用いた(Reactive Ion Etching)法によった。

【0143】工程d: その後、素子電極と素子電極間ギャップとなるべきパターンをフォトレジスト(RD-2000N-41日立化成社製)で形成し、真空蒸着法により厚さ50ÅのTi、厚さ1000ÅのNiを順次堆積した。フォトレジストパターンを有機溶剤で溶解し、Ni/Ti堆積膜をリフトオフし、素子電極間隔L1は3μmとし、素子電極の幅W1を300μm、を有する素子電極5、6を形成した。

【0144】工程e: 素子電極4、5の上に上配線73のフォトレジストパターンを形成した後、厚さ50ÅのTi、厚さ5000ÅのAuを順次真空蒸着により堆積し、リフトオフにより不要の部分を除去して、所望の形状の上配線73を形成した。

【0145】工程f~g: 本実施例における本工程は、実施例2の工程b~eと同様に行われ、各素子電極4、5間に、電子放出部形成用の導電性膜3を形成した。

【0146】工程h: 全面にレジストを塗布し、マスクを用いて露光の後現像し、コンタクトホール195部分のみレジストを除去する。この後、真空蒸着により厚さ50ÅのTi、厚さ5000ÅのAuを順次堆積した。リフトオフにより不要な部分を除去することによりコンタクトホール195を埋め込んだ。

【0147】以上の工程により、絶縁性基板1上に下配線72、層間絶縁層194、上配線73、素子電極4、5、電子放出部形成用の導電性膜3等を形成した。

【0148】以上のようにして作製した未フォーミングの電子源を用いて表示装置を構成した例を、図8及び図9を用いて説明する。

【0149】まず、未フォーミングの電子源81をリアプレート82に固定した後、電子源81の5mm上方に、フェースプレート90(ガラス基板87の内面に画

像形成部材であるところの蛍光膜88とメタルバック89が形成されて構成される。)を支持棒83を介し配置し、フェースプレート90、支持棒83、リアプレート82の接合部にフリットガラスを塗布し、大気中で400℃乃至500℃で10分以上焼成することで封着した(図8参照)。また、リアプレート82への電子源81の固定もフリットガラスで行った。

【0150】画像形成部材であるところの蛍光膜88は、モノクロームの場合は蛍光体のみから成るが、本実施例では蛍光体はストライプ形状(図9参照)を採用し、蛍光膜88を作製した。ブラックストライプの材料として、通常よく用いられている黒鉛を主成分とする材料を用いた。ガラス基板87に蛍光体を塗布する方法はスラリー法を用いた。

【0151】また、蛍光膜88の内面側に設けられるメタルバック89は、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理(通常フィルミングと呼ばれる)を行い、その後A1を真空蒸着することで作製した。フェースプレート90には、更に蛍光膜88の導電性を高めるため、蛍光膜88の外側面に透明電極が設けられる場合もあるが、本実施例では、メタルバックのみで十分な導電性が得られたので省略した。前述の封着を行う際、カラーの場合は各色蛍光体と電子放出素子とを対応させなくてはならないため、十分な位置合わせを行った。

【0152】以上のようにして完成したガラス容器内の雰囲気は排気管(不図示)を通じ真空ポンプにて排気し、十分な真空度に達した後、容器外端子Dox1ないしDoxmとDoy1ないしDoynを通じ実施例1に示した要領で素子電極間に電圧を印加し、前述の通電処理(フォーミング処理)を行い、電子放出部を形成し電子放出素子を作製した。

【0153】引き続き活性化処理を行った。活性化処理は、各素子に14Vの矩形波パルスを印加して行った。パルス間隔は10m秒、パルス幅は100μ秒、パルス印加は同じ列に属する素子について同時に行い、パルス印加時間は、各列毎30分である。

【0154】これにつづき、安定化処理を行った。安定化処理は、排気装置をオイルフリー雰囲気用のものに変更し、ガラス容器を加熱して150℃に保持しながら、10時間駆動した。この後加熱をやめ、室温に戻したときの真空度は 1×10^{-7} torr程度であった。電子放出素子の特性は、素子電流If、放出電流Ieとも、素子電圧Vfに対してMI特性を示した。

【0155】この後、排気管をガスバーナーで熱して溶着し、ガラス容器の封止を行った。最後に真空度を維持するためゲッター処理を行った。

【0156】以上のようにして完成した画像表示装置において、各電子放出素子には、容器外端子Dox1ないしDoxm、Doy1ないしDoynを通じ、走査信号及び変調信号を不図示の信号発生手段によりそれぞれ印

加することにより、電子放出させ、高圧端子Hvを通じ、メタルバック89に数kV以上の高圧を印加し、電子ビームを加速し、蛍光膜88に衝突させ、励起・発光させることで画像を表示した。

【0157】（実施例4）図15は、実施例3で作製した表示装置（ディスプレイパネル）に、例えばテレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した画像表示装置の一例を示すための図である。図中100はディスプレイパネル、101はディスプレイパネルの駆動回路、102はディスプレイコントローラ、103はマルチプレクサ、104はデコーダ、105は入出力インターフェース回路、106はCPU、107は画像生成回路、108、109及び110は画像メモリインターフェース回路、111は画像入力インターフェース回路、112及び113はTV信号受信回路、114は入力部である。

（尚、本表示装置は、例えばテレビジョン信号のように映像情報と音声情報の両方を含む信号を受信する場合には、当然映像の表示と同時に音声を再生するものであるが、本発明の特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶などに関する回路やスピーカーなどについては説明を省略する）。

【0158】以下、画像信号の流れに沿って各部を説明していく。

【0159】先ず、TV信号受信回路113は、例えば電波や空間光通信などのような無線伝送系を用いて伝送されるTV画像信号を受信するための回路である。受信するTV信号の方式は特に限られるものではなく、例えば、NTSC方式、PAL方式、SECAM方式などの諸方式でも良い。また、これらよりさらに多数の走査線よりなるTV信号（例えばMUSE方式をはじめとするいわゆる高品位TV）は、大面積化や大画素数化に適した前記ディスプレイパネルの利点を生かすのに好適な信号源である。TV信号受信回路113で受信されたTV信号は、デコーダ104に出力される。

【0160】また、画像TV信号受信回路112は、例えば同軸ケーブルや光ファイバーなどのような有線伝送系を用いて伝送されるTV画像信号を受信するための回路である。前記TV信号受信回路113と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコーダ104に出力される。

【0161】また、画像入力インターフェース回路111は、例えばTVカメラや画像読取スキャナなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ104に出力される。

【0162】また、画像メモリインターフェース回路110は、ビデオテープレコーダー（以下VTRと略す）に記憶されている画像信号を取り込むための回路で、取

り込まれた画像信号はデコーダ104に出力される。

【0163】また、画像メモリインターフェース回路109は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ104に出力される。

【0164】また、画像メモリインターフェース回路108は、いわゆる静止画ディスクのように、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコーダ104に出力される。

【0165】また、入出力インターフェース回路105は、本表示装置と、外部のコンピュータ、コンピュータネットワークもしくはプリンタなどの出力装置とを接続するための回路である。画像データや文字・図形情報の入出力を行うのはもちろんのこと、場合によっては本表示装置の備えるCPU106と外部との間で制御信号や数値データの入出力などを行うことも可能である。

【0166】また、画像生成回路107は、前記入出力インターフェース回路105を介して外部から入力される画像データや文字・図形情報や、或いはCPU106より出力される画像データや文字・図形情報に基づき表示用画像データを生成するための回路である。本回路の内部には、例えば画像データや文字・図形情報を蓄積するための書き換え可能メモリや、文字コードに対応する画像パターンが記憶されている読み出し専用メモリや、画像処理を行うためのプロセッサなどをはじめとして画像の生成に必要な回路が組み込まれている。

【0167】本回路により生成された表示用画像データは、デコーダ104に出力されるが、場合によっては前記入出力インターフェース回路105を介して外部のコンピュータネットワークやプリンタに出力することも可能である。

【0168】また、CPU106は、主として本表示装置の動作制御や、表示画像の生成、選択、編集に関わる作業を行う。

【0169】例えば、マルチプレクサ103に制御信号を出力し、ディスプレイパネルに表示する画像信号を適宜選択したり組み合わせたりする。また、その際には表示する画像信号に応じてディスプレイパネルコントローラ102に対して制御信号を発生し、画面表示周波数や走査方法（例えばインターレースかノンインターレースか）や一画面の走査線の数など表示位置の動作を適宜制御する。

【0170】また、前記画像生成回路107に対して画像データや文字・図形情報を直接出力したり、或いは前記入出力インターフェース回路105を介して外部のコンピュータやメモリをアクセスして画像データや文字・図形情報を入力する。

【0171】尚、CPU106は、むしろこれ以外の目的の作業にも関わるのであっても良い。例えば、パーソ

ナルコンピュータやワードプロセッサなどのように、情報を生成したり処理する機能に直接関わっても良い。

【0172】或いは、前述したように入出力インタフェース回路105を介して外部のコンピュータネットワークと接続し、例えば数値計算などの作業を外部機器と協同して行っても良い。

【0173】また、入力部114は、前記CPU106に使用者が命令やプログラム、或いはデータなどを入力するためのものであり、例えばキーボードやマウスの他、ジョイスティック、バーコードリーダー、音声認識装置など多様な入力機器を用いることが可能である。

【0174】また、デコーダ104は、前記107ないし113より入力される種々の画像信号を3原色信号、または輝度信号とI信号、Q信号に逆変換するための回路である。尚、同図中に点線で示すように、デコーダ104は内部に画像メモリを備えるのが望ましい。これは、例えばMUSE方式をはじめとして、逆変換するに際して画像メモリを必要とするようなテレビ信号を扱うためである。また、画像メモリを備えることにより、静止画の表示が容易になる、或いは前記画像生成回路107及びCPU106と協同して画像の間引き、補間、拡大、縮小、合成をはじめとする画像処理や編集が容易に行えるようになるという利点が生まれるからである。

【0175】また、マルチプレクサ103は前記CPU106より入力される制御信号に基づき表示画像を適宜選択するものである。即ち、マルチプレクサ103はデコーダ104から入力される逆変換された画像信号のうちから所望の画像信号を選択して駆動回路101に出力する。その場合には、一画面表示時間内で画像信号を切り換えて選択することにより、いわゆる多画面テレビのように、一画面を複数の領域に分けて領域によって異なる画像を表示することも可能である。

【0176】また、ディスプレイパネルコントローラ102は、前記CPU106より入力される制御信号に基づき駆動回路101の動作を制御するための回路である。

【0177】先ず、ディスプレイパネルの基本的な動作に関わるものとして、例えばディスプレイパネルの駆動用電源（不図示）の動作シーケンスを制御するための信号を駆動回路101に対して出力する。

【0178】また、ディスプレイパネルの駆動方法に関わるものとして、例えば画面表示周波数や走査方法（例えばインターレースかノンインターレースか）を制御するための信号を駆動回路101に対して出力する。

【0179】また、場合によっては表示画像の輝度、コントラスト、色調、シャープネスといった画質の調整に関わる制御信号を駆動回路101に対して出力する場合もある。

【0180】また、駆動回路101は、ディスプレイパネル100に印加する駆動信号を発生するための回路で

あり、前記マルチプレクサ103から入力される画像信号と、前記ディスプレイパネルコントローラ102より入力される制御信号に基づいて動作するものである。

【0181】以上、各部の機能を説明したが、図10に例示した構成により、本表示装置においては多様な画像情報源より入力される画像情報をディスプレイパネル100に表示することが可能である。即ち、テレビジョン放送をはじめとする各種の画像信号はデコーダ104において逆変換された後、マルチプレクサ103において適宜選択され、駆動回路101に入力される。一方、ディスプレイコントローラ102は、表示する画像信号に応じて駆動回路101の動作を制御するための制御信号を発生する。駆動回路101は、上記画像信号と制御信号に基づいてディスプレイパネル100に駆動信号を印加する。これにより、ディスプレイパネル100において画像が表示される。これらの一連の動作は、CPU106により統括的に制御される。

【0182】また、本表示装置においては、前記デコーダ104に内蔵する画像メモリや、画像生成回路107及びCPU106が関与することにより、単に複数の画像情報の中から選択したものを表示するだけでなく、表示する画像情報に対して、例えば拡大、縮小、回転、移動、エッジ強調、間引き、補間、色変換、画像の縦横比変換などをはじめとする画像処理や、合成、消去、接続、入れ替え、はめ込みなどをはじめとする画像編集を行うことも可能である。また、本実施例の説明では、特に触れなかったが、上記画像処理や画像編集と同様に、音声情報に関しても処理や編集を行うための専用回路を設けても良い。

【0183】従って、本表示装置は、テレビジョン放送の表示機器、テレビ会議の端末機器、静止画像及び動画像を扱う画像編集機器、コンピューターの端末機器、ワードプロセッサをはじめとする事務用端末機器、ゲーム機などの機能を一台で兼ね備えることが可能で、産業用或いは民生用として極めて応用範囲が広い。

【0184】尚、上記図15は、本発明による電子放出素子を電子源とするディスプレイパネルを用いた表示装置の構成の一例を示したに過ぎず、これのみに限定されるものでないことは言うまでもない。例えば図15の構成要素のうち使用目的上必要のない機能に関わる回路は省いても差し支えない。またこれとは逆に、使用目的によってはさらに構成要素を追加しても良い。例えば、本表示装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明機、モデムを含む送受信回路などを構成要素に追加するのが好適である。

【0185】本表示装置においては、とりわけ本発明による電子放出素子を電子源とするディスプレイパネルの薄型化が容易なため、表示装置の奥行きを小さくすることができる。それに加えて、大画面化が容易で輝度が高く視野角特性にも優れるため、本表示装置は臨場感あふ

れ迫力に富んだ画像を視認性良く表示することが可能である。

【0186】

【発明の効果】本発明は、とりわけ、大面積のマルチ電子源の製造にとって好適であり、コストの大幅な減少と、製造工程に要する時間の短縮がはかれる電子放出素子、電子源さらには画像形成装置の製造方法を提供することができる。

【0187】更に本発明は、製造工程数を大幅に減少することにより、素子不良の発生を抑制して、特に、多数の電子放出素子を用いる画像形成装置における画像欠陥の発生を防止することができる。

【図面の簡単な説明】

【図1】本発明の製造方法の工程の概略を示す図である。

【図2】本発明によって製造される表面伝導型電子放出素子の典型的な構造の概略を示す図である。

【図3】本発明によって製造された表面伝導型電子放出素子の特性を評価するための測定装置の模式図である。

【図4】本発明によって製造された表面伝導型電子放出素子の電気的特性を説明する図である。

【図5】電子放出部を形成するフォーミング工程で、印加される電圧の波形を説明する図である。

【図6】本発明の別の製造方法の工程の概略を示す図である。

【図7】表面伝導型電子放出素子をマトリックス上に配置した電子源の配線と素子の関係を示す模式図である。

【図8】電子源と画像形成部材、外囲器などにより構成される、画像形成装置の構造を示す図である。

【図9】画像形成装置の蛍光膜の構成例を示す図である。

【図10】梯子型電子源の結線を示す図である。

【図11】梯子型電子源を用いた画像形成装置の構成を示す図である。

【図12】単純マトリクス配置の電子源の一部の平面図である。

【図13】図12中のA-A'断面図である。

【図14】本発明に係わる単純マトリクス配置の電子源製造方法を示す図である。

【図15】本発明に係わる画像形成装置を用いた表示装置の例を示す図である。

【図16】従来の電子放出素子の製造方法の例を示す図である。

【図17】従来の電子放出素子の製造方法の別の例を示す図である。

【符号の説明】

1、71、81 基板

2、74 電子放出部

3 導電性膜

4、5 素子電極

6 有機金属化合物薄膜

34 加熱装置

37 紫外線レーザー

38 光学系

50、52 電流計

51、53 電源

54 アノード電極

55 真空装置

56 排気ポンプ

72 X方向配線

73 Y方向配線

74 電子放出素子

75 結線

81 電子源

82 リアプレート

83 支持枠

87 ガラス基板

88 蛍光膜

89 メタルバック

90 フェースプレート

91 外囲器

92 黒色導電材

93 蛍光体

194 層間絶縁層

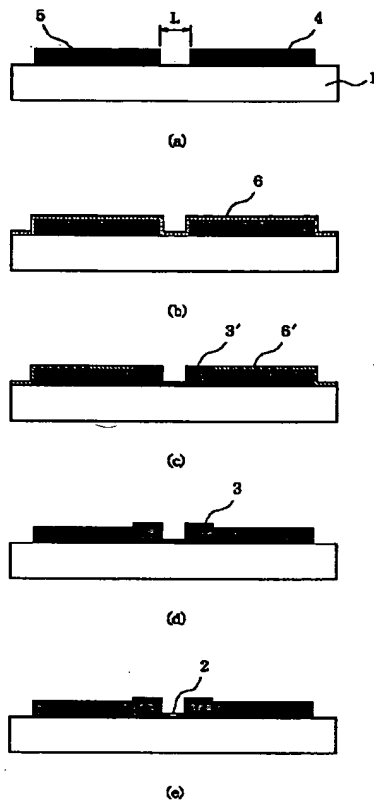
195 コンタクトホール

302 グリッド電極

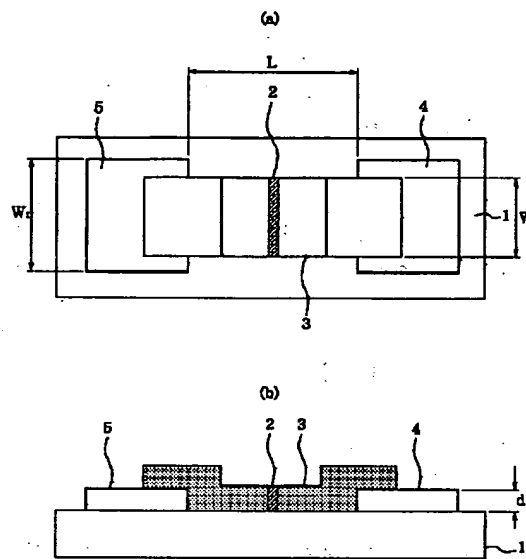
303 電子通過口

304 共通配線

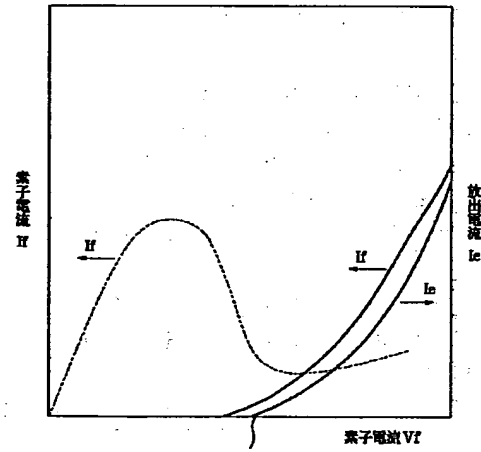
【図1】



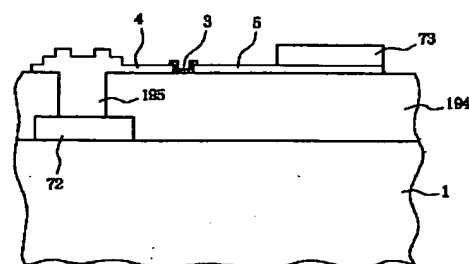
【図2】



【図4】

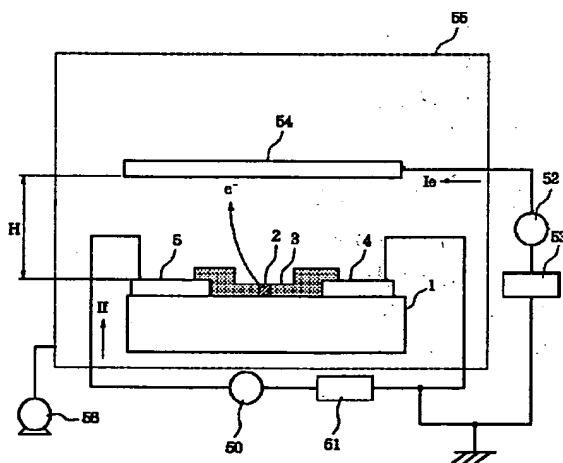


【図13】

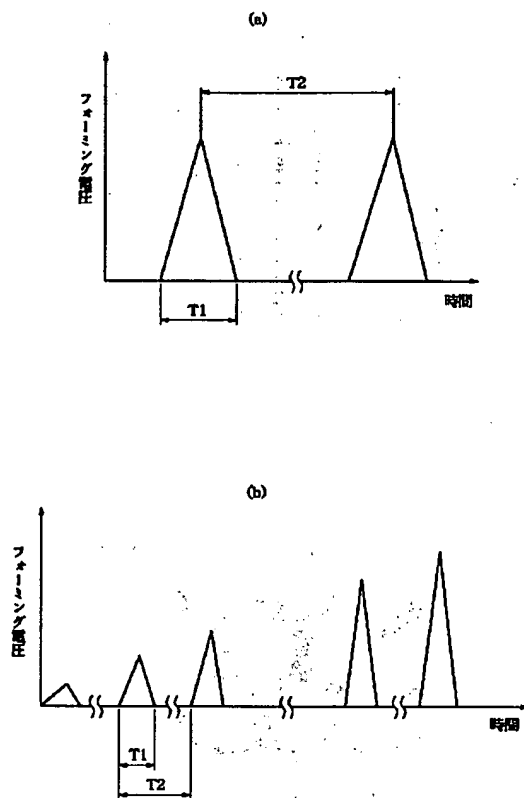


A-A' 断面図

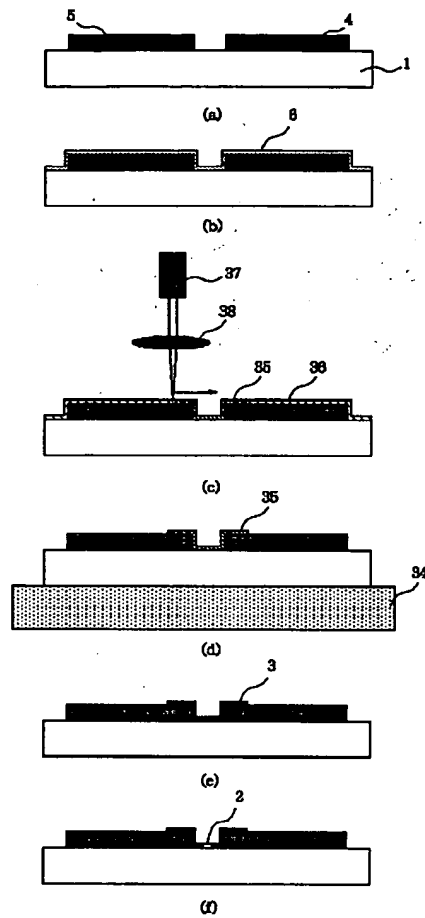
【図3】



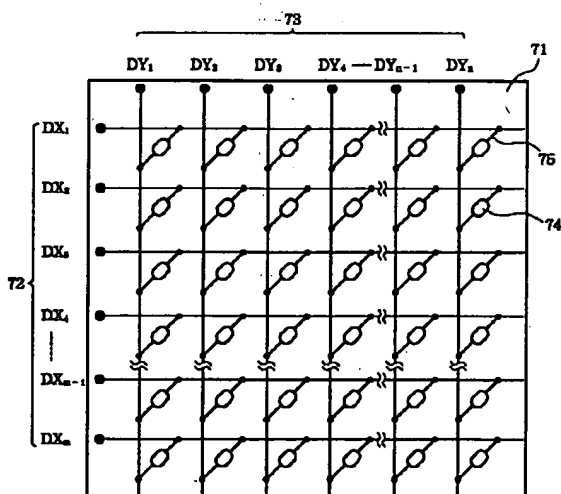
【図5】



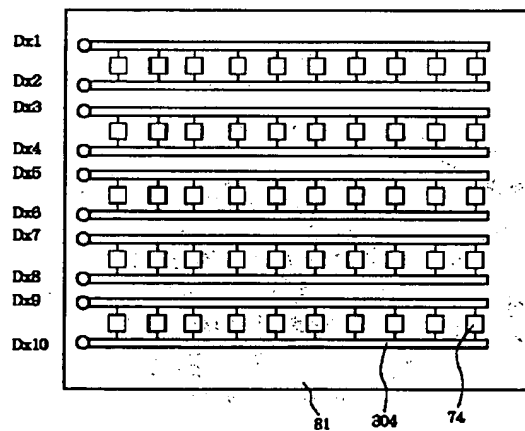
【図6】



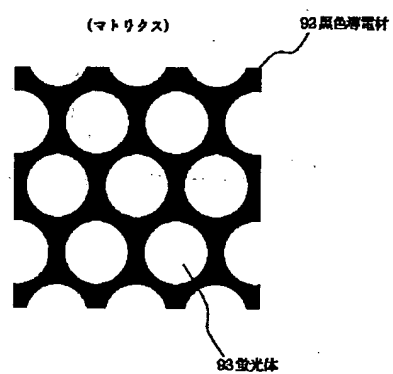
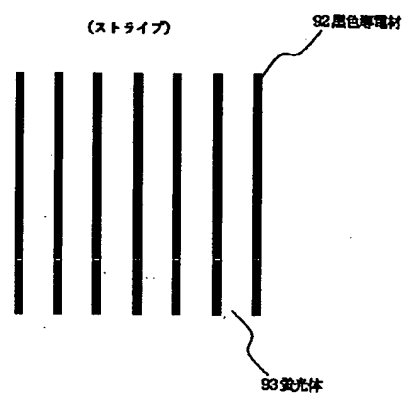
【図7】



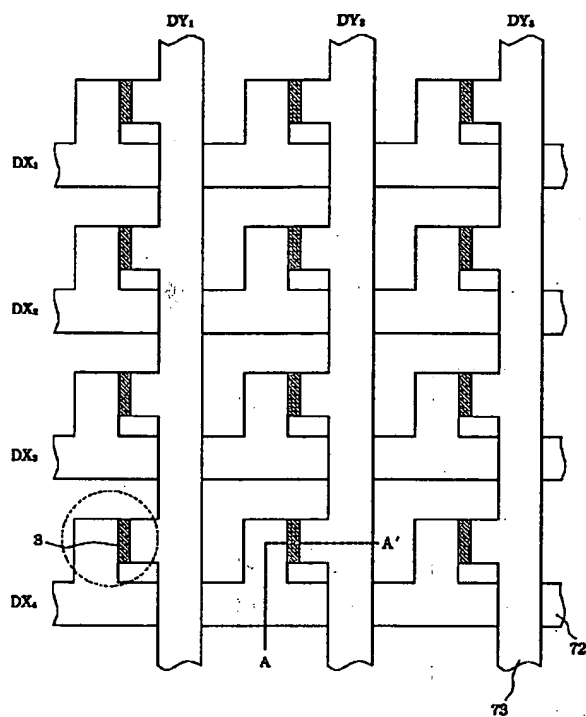
【図10】



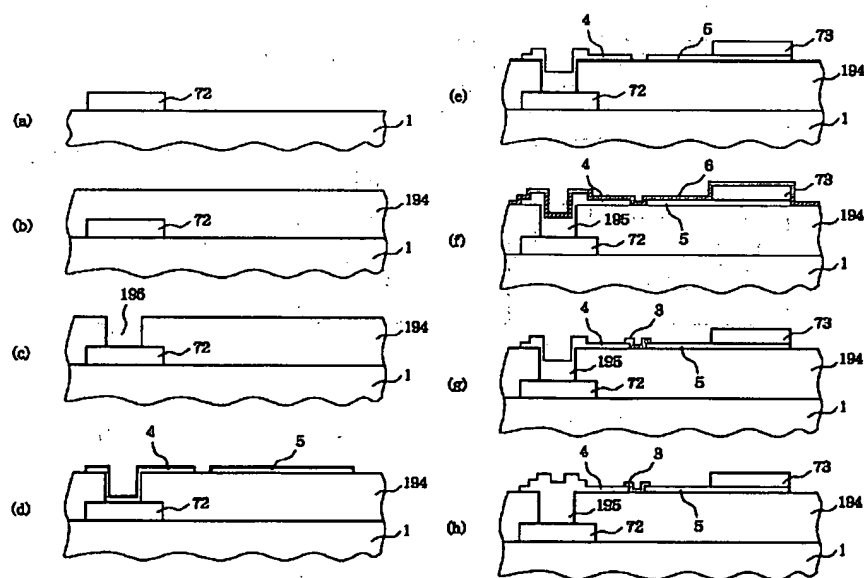
【图9】



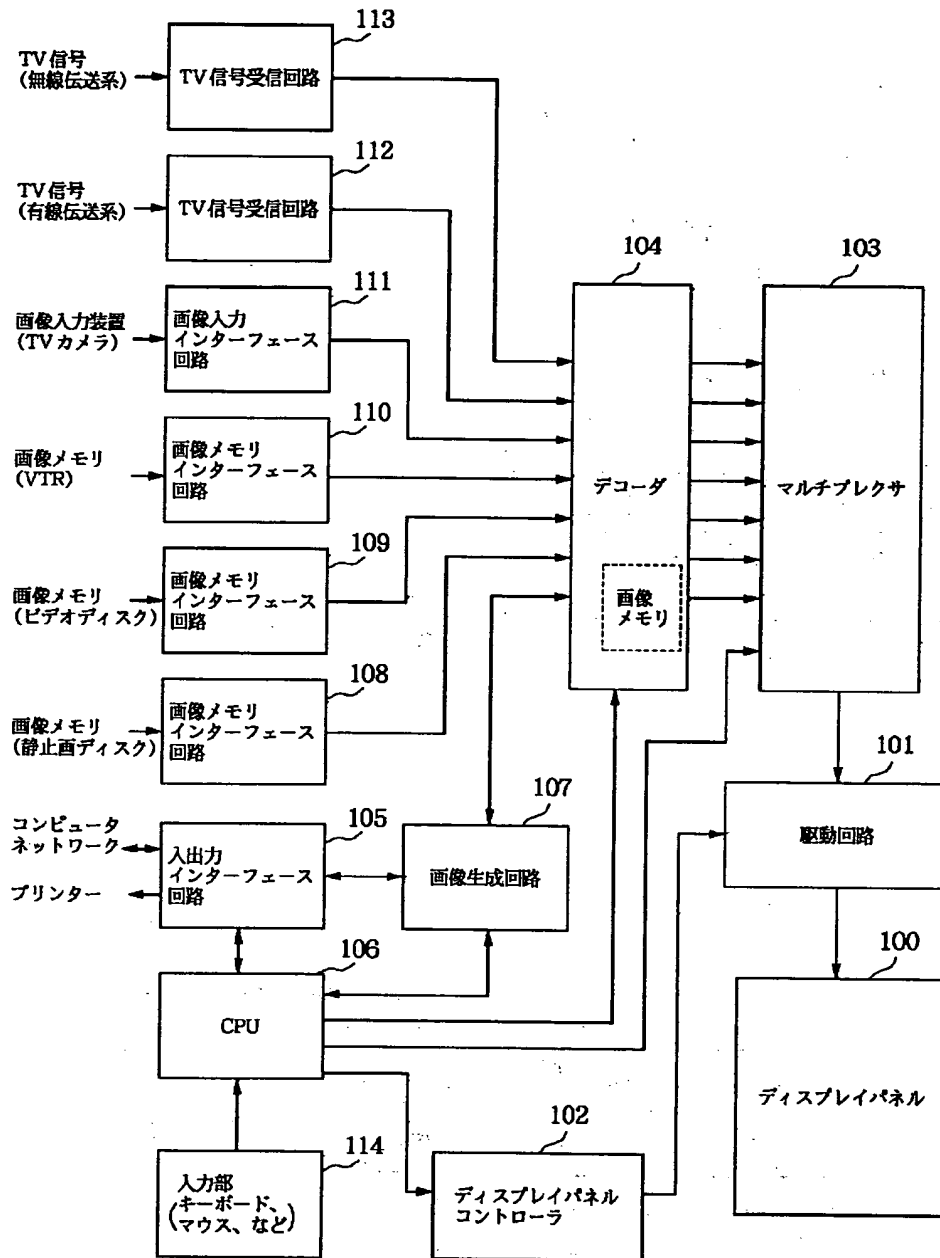
【図12】



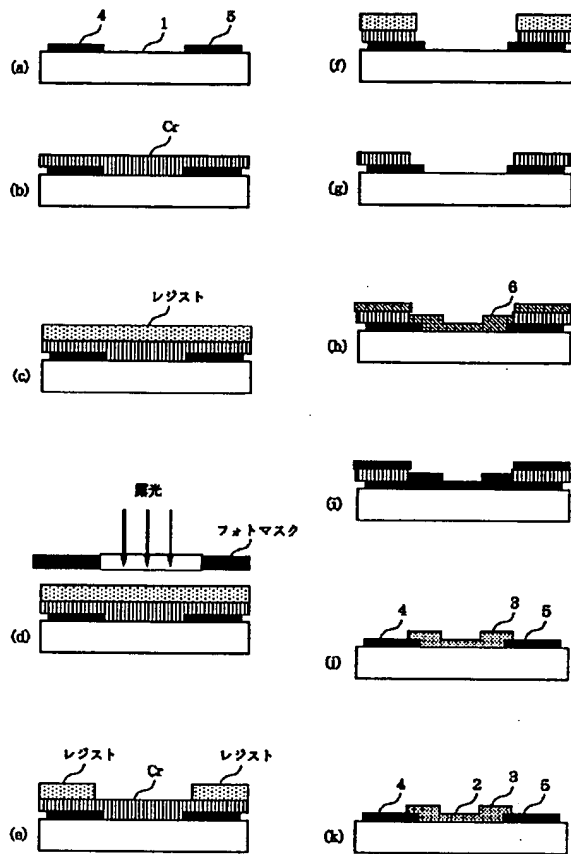
【図14】



【図15】



【図16】



【図17】

